**Perancangan dengan Datapath**

Yulvi Hidayati (15/386045/SV/09431)

Laboratorium Elektronika dan Instrumentasi

Departemen Teknik Elektro dan Informatika Sekolah Vokasi

Universitas Gadjah Mada Yogyakarta

Email: hidayatiyulvi@gmail.com

***Abstract*— Rangkaian sekuensial adalah rangkaian logika yang kondisi keluarannya dipengaruhi oleh masukan dan keadaan keluaran sebelumnya atau dapat dikatakan rangkaian yang bekerja berdasarkan urutan waktu, rangkaian sekuensial yang dirancang menggunakan metode FSM (*finite state machine*) keluaran-nya bergantung pada masukan dan keluaran sebelumnya. Suatu kumpulan register blok fungsional register tersebut terdiri dari register tambahan dan register penghubung. Dimana biasanya *datapath* terdiri dari komponen-komponen pendukung yang akan menyimpan dan mentransformasikan data dalam praktikum ini praktikan diharapkan untuk dapat merancang sebuah *datapath* dari komponen-komponen *datapath* yang telah dipelajari di praktikum sebelumnya.**

*Kata kunci:* Rangkaian sekuensial, *Datapath*,FSM, *Register,* *clock*

I. PENDAHULUAN

**A.**Latar Belakang

Datapath atau alur data merupakan sekumpulan register, yaitu register tambahan dan register penghubung. Kumpulan register ini berfungsi untuk melalukan atau sebagai jalan untuk proses eksekusi suatu instruksi. Secara keseluruhan, termasuk kedalam *instruction set*. *Datapath* berbeda untuk setiap instruksi. Dalam perancangan *datapath* di praktikum ini komponen yang terpakai pada rancangan yaitu *multiplexer, shifter, adder, register.*

**F**SM adalah sebuah metodologi perancangan sistem kontrol yang menggambarkan tingkah laku atau prinsip kerja sistem dengan menggunakan tiga hal berikut: *State* (Keadaan), *Event* (kejadian) dan action (aksi). Pada satu saat dalam periode waktu yang cukup signifikan, sistem akan berada pada salah satu *state* yang aktif. Sistem dapat beralih atau bertransisi menuju *state* lain jika mendapatkan masukan atau *event* tertentu, baik yang berasal dari perangkat luar atau komponen dalam sistemnya itu sendiri.

Komparator adalah komponen elektronik yang berfungsi membandingkan dua nilai kemudian memberikan hasilnya

*Multiplexer* adalah suatu rangkaianelektronik digital yang sering disebut juga sebagai data selector. Multiplexer mempunyai multi input dan umumnya akan dipilih hanya salah satu input tersebut untuk dikeluarkan pada bagian output berdasarkan selektor data yang dipilih.

II. METODE PERCOBAAN

1. Alat dan Bahan

* Pc dengan software Altera
* ModelSim-Altera
* FPGA

1. Prosedur Percobaan
2. Membuat suatu rangkaian yang dapat memilih nilai maksimal dari dua bit input yang dimasukkan, untuk dapat merancang sistem rangkaian ini komponen datapath yang dipersiapkan antara lain adalah *comparator, multiplexer* dan juga bcd 7 segment untuk menampilkan hasil.
3. Membuat rangkaian penghitung estimasi nilai rata-rata dari dua buah input, dalam membuat sistem rangkaian *datapath*  ini komponen yang diperlukan yaitu *adder* (penjumlah) dan *left sifter.*
4. Membuat 2 digit 7segmen menampilkan angka yang berbeda sesuai dengan input.

Komponen datapath yang digunakan dalam merancang rangkaian ini adalah *clockdivider, multiplexer.*

III. HASIL PERCOBAAN

. Hasil percobaan berupa :

* Gambar rangkaian (terlampir)

IV. ANALISA

Untuk dapat membuat sistem datapath pada praktikum ini praktikan sebelumnya diharapkan telah memahami komponen-komponen pembangun datapath tersebut seperti *register, comparator, multiplexer, sifter, adder*dll.

*Datapath* itu sendiri merupakan kumpulan dari berbagai register tambahan dan penghubung, komponen rangkaian pembangun yang menjadi satu kesatuan membuat suatu sistem perangkat fungsional yang bersama dengan unit kontrol, membentuk central processing unit (CPU) dari sebuah sistem komputer.

Percobaan pertama yang dilakukan dalam merancang datapath ini adalah membuat suatu sistem yag aan menampilkan nilai maksimal dari 2 bit input , untuk itu komponen yang diperlukan yakni *comparator* untuk membandingkan nilai antara data 2 data *input*  tersebut. *Comporator* yang terpakai dalam percobaan ini ada 2 dengan nilai keluaran *comparator* pertama yang membandingkan nilai LSB dari 2 input tersebut akan masuk ke *comparator* selanjutnya yakni yang akan membandingkan nilai MSB, dalam hal ini nilai yang ingin dibandingkan adalah nilai maksimal atau nilai terbesar maka *out grather than* dari *comparator* kedua akan masuk ke rangkaian *multiplexer* sebagai *selector* yang akan memilih nilai yang akan dikeluarkan *selector* . jumlah *selector* percobaan ini juga 2 terletak pada c*omparator* pertama (LSB) dan *comparator* kedua (MSB) keluaran dari rangkaian pemilih atau *selector*  ini akan dihubungkan pada penampil bcd 7segment dan hasilnya dapat terlihat pada simulasi FPGA. (gambar terlampir)

Percobaan kedua yakni membuat suatu rancangan *datapath* nilai rata-rata dari 2 masukan 2 bit, dalam membuat rancangan ini komponen yang diperlukan antaran lain adder untuk menjumlakan nilai input 2 bit tersebut selanjutnya hasil dari penjumalahan tersebut akan dibagi menggunakan sifter yang menggeser bilangan tersebut. (gambar terlampir)

Terakhir yaitu membuat suatu sistem diamana dari 2 digit 7segmen menampilkan angka yang berbeda sesuai dengan input , dalam merancang sistem percobaan no 3 ini hanya perlu *multiplexer* dan untuk menampilkan 2 digit 7 segment dengan angka yang berbeda dalam waktu besamaan tersebut praktikan hanya perlu menambahkan *clock divider* dalam mengatur kecepatan *clock* nyala 7 segment hingga kecepatan tersebut seolah-olah tidak nampak dan terlihat nyala secara bersamaan.

V. KESIMPULAN

1. Datapath atau alur data merupakan sekumpulan register, yaitu register tambahan dan register penghubung. Kumpulan register ini berfungsi untuk melalukan atau sebagai jalan untuk proses eksekusi suatu instruksi.

2. Komponen *Datapath* meliputi *register, adder, multiplexer, Comparator, sifhter.*

REFERENSI

[1] Mareta, Rella .2017. Modul praktikum Elektronika Digital Lanjut. Yogyakarta